

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04025889 A

(43) Date of publication of application: 29.01.92

(51) Int. Cl

G09G 5/00

(21) Application number: 02130884

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing: 21.05.90

(72) Inventor: NISHIKAWA TOMOHITO
FUKUMOTO ASAKO
SEKI MICHIO

(54) IMAGE DISPLAY CIRCUIT

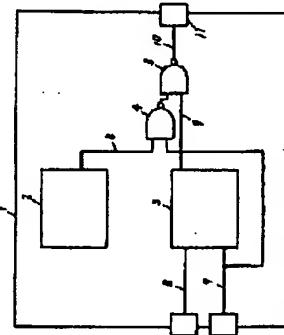
Image signal is outputted to the image output terminal.

(57) Abstract:

COPYRIGHT: (C)1992,JPO&Japio

PURPOSE: To display an image without adding an output function to the image display circuit by providing a function for outputting a signal other than an image display signal in a vertical synchronizing period to an output terminal which outputs the image display signal.

CONSTITUTION: When an image display system control output signal 8 which is outputted by a microcomputer 2 during the vertical synchronizing period is inputted to a NAND circuit 4, the control output signal of an image display system which has the opposite polarity from the input is outputted to the output terminal of the circuit 4. At this time, an image display signal generating circuit 3 does not output a negative image signal 9, so the control output signal of the image display system which is outputted by the microcomputer 2 is outputted to the output, i.e. image output terminal of a NAND circuit 5. A negative image signal 9 which is outputted by the generating circuit 3 is inputted to the NAND circuit 5 except during the vertical synchronizing period and horizontal synchronizing period and the signal having the opposite polarity from the negative



⑩ 日本国特許庁 (JP) ⑪ 特許出願公開

⑫ 公開特許公報 (A) 平4-25889

⑬ Int. Cl.⁵
G 09 G 5/00

識別記号 庁内整理番号
Z 8121-5C

⑭ 公開 平成4年(1992)1月29日

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 画像表示回路

⑯ 特 願 平2-130664

⑰ 出 願 平2(1990)5月21日

⑱ 発明者 西河 智史 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑲ 発明者 福本 安佐子 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑳ 発明者 関 道雄 大阪府門真市大字門真1006番地 松下電器産業株式会社内
㉑ 出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
㉒ 代理人 弁理士 栗野 重孝 外1名

明細書

1、発明の名称

画像表示回路

2、特許請求の範囲

画像表示信号を出力する出力端子に垂直同期期間中に画像表示信号以外の信号を出力する機能を有することを特徴とする画像表示回路。

3、発明の詳細な説明

産業上の利用分野

本発明は、画像表示を行なうシステムのコントロール機能に関する。

従来の技術

従来の画像表示回路を第3図に示す。第3図において、1は画像表示回路、2は画像表示信号発生回路、3は水平同期信号、4は垂直同期信号、5は画像出力信号である。従来の画像表示回路は、画像表示のために画像表示信号発生回路2から出力された画像信号5を垂直同期信号4、水平同期信号3に同期して画像信号出力端子6より出力する。

発明が解決しようとする課題

画像表示回路の全ての出力端子が表示を行なうシステムの制御に完全に割り当てられた場合、さらに画像表示システムのコントロールの必要性が現われると出力端子の増設で対応しなければならず、コストや設計工数の増大といった課題がある。

課題を解決するための手段

本発明は画像表示信号を出力する出力端子に垂直同期期間中に画像表示信号以外の信号を出力する機能をもつことにより前記課題を解決するものである。

作用

本発明によると、画像表示信号を出力する出力端子に垂直同期期間中に画像表示信号以外の信号を出力する機能を有することにより、画像表示回路に出力機能を追加することなく画像表示を行なうシステムのコントロールをする手段を得ることができる。

実施例

以下に、本発明の一実施例である画像表示を行なうシステムのコントロール機能をもつ機構としてマイクロコンピュータを用いた画像表示回路について図面を参照しながら説明する。

第1図は画像表示回路のブロック図である。第2図はタイムチャートを示している。第1図において、1は画像表示回路、2はマイクロコンピュータ、3は画像表示信号発生回路、4は第1のNAND回路、5は第2のNAND回路、6は水平同期信号、7は垂直同期信号、8は画像表示システムのコントロール出力信号、9は画像信号（ただし、この場合、反転された画像信号で、以下、負の画像信号と称す）、10は画像出力信号、11は画像出力端子である。

垂直同期期間中にマイクロコンピュータ2より出力された画像表示システムのコントロール出力信号8が第1のNAND回路4に入力されると第1のNAND回路4の出力端子には、入力と反対極性の画像表示システムのコントロール出力信号が放出される。一方、垂直同期期間及び水平同期

期間中には、画像表示信号発生回路3は負の画像信号9を出力しないので第2のNAND回路へは“H”レベル信号が入力されている。従って、第2のNAND回路の出力、即ち画像出力端子には、マイクロコンピュータ2より出力された画像表示システムのコントロール出力信号が放出される。垂直同期期間外及び水平同期期間外には、第1のNAND回路に“L”レベルの垂直同期信号が入力されることにより第1のNAND回路の出力は常に“H”レベルの信号が出力され、これが第2のNAND回路へ入力されている。一方、画像表示信号発生回路3から出力された負の画像信号9は、第2のNAND回路5に入力され、画像出力端子には負の画像信号の反対極性の信号が出力される。

第2図に、そのタイムチャートを示す。(a)は垂直同期信号、(b)は水平同期信号、(c)は画像信号、(d)は画像表示システムのコントロール出力信号、(e)は画像出力信号である。

垂直同期期間中(a)はマイクロコンピュータ2より出力された画像表示システムのコントロール出

力信号(d)が画像出力端子の出力信号(e)となり、垂直同期期間外(b)及び水平同期期間外(c)は、画像表示信号発生回路3より出力された負の画像信号(d)が画像出力端子の出力信号(e)となる。

発明の効果

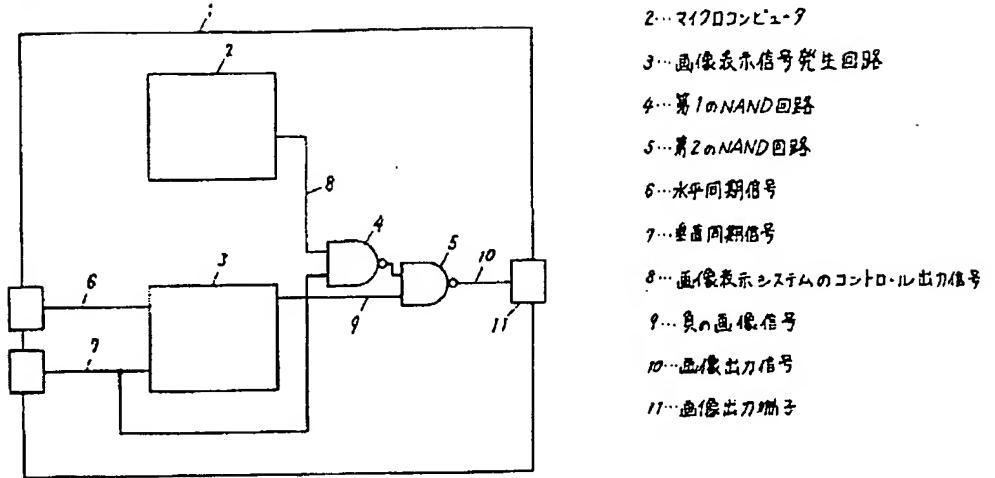
本発明により、画像表示信号を出力する出力端子に垂直同期期間中に画像表示信号以外の信号を出力する機能をもつことにより画像表示回路の全ての出力端子が表示を行なうシステムの制御に完全に割り当てられており、さらに画像表示システムのコントロールの必要性が現われても出力端子の増設などを行なうことなく画像表示を行なうシステムのコントロールを行なうことができる。

4、図面の簡単な説明

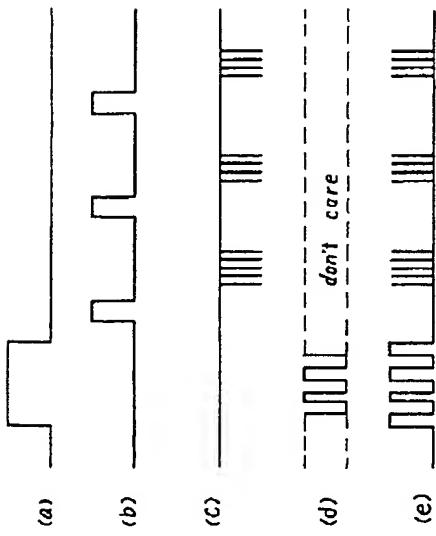
第1図は本発明の実施例である画像表示回路の回路ブロック図、第2図はタイムチャート図、第3図は従来の画像表示回路である。

1……画像表示回路、2……マイクロコンピュータ、3……画像表示信号発生回路、4、5……NAND回路。

第1図

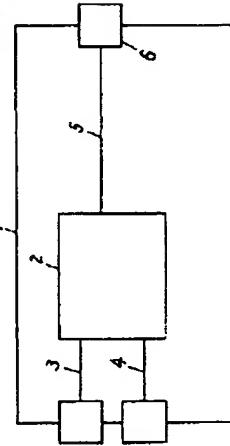


第2図



1…画像表示回路
2…画像表示信号発生回路
3…水平同期信号
4…垂直同期信号
5…画像信号
6…画像出力端子

第3図



Dialog**IMAGE DISPLAY CIRCUIT****Publication Number:** 04-025889 (JP 4025889 A)**Published:** January 29, 1992**Inventors:**

- NISHIKAWA TOMOHITO
- FUKUMOTO ASAKO
- SEKI MICHIO

Applicants

- MATSUSHITA ELECTRIC IND CO LTD (A Japanese Company or Corporation), JP (Japan)

Application Number: 02-130664 (JP 90130664)**Filed:** May 21, 1990**International Class (IPC Edition 5):**

- G09G-005/00

JAPIO Class:

- 44.9 (COMMUNICATION--- Other)

JAPIO Keywords:

- R131 (INFORMATION PROCESSING--- Microcomputers & Microprocessors)

Abstract:

PURPOSE: To display an image without adding an output function to the image display circuit by providing a function for outputting a signal other than an image display signal in a vertical synchronizing period to an output terminal which outputs the image display signal.

CONSTITUTION: When an image display system control output signal 8 which is outputted by a microcomputer 2 during the vertical synchronizing period is inputted to a NAND circuit 4, the control output signal of an image display system which has the opposite polarity from the input is outputted to the output terminal of the circuit 4. At this time, an image display signal generating circuit 3 does not output a negative image signal 9, so the control output signal of the image display system which is outputted by the microcomputer 2 is outputted to the output, i.e. image output terminal of a NAND circuit 5. A negative image signal 9 which is outputted by the generating circuit 3 is inputted to the NAND circuit 5 except during the vertical synchronizing period and horizontal synchronizing period and the signal having the opposite polarity from the negative image signal is outputted to the image output terminal. (From: *Patent Abstracts of Japan*, Section: P, Section No. 1349, Vol. 16, No. 193, Pg.

10, May 11, 1992)

JAPIO

© 2007 Japan Patent Information Organization. All rights reserved.
Dialog® File Number 347 Accession Number 3660789

..... Dialog**Basic Patent (Number,Kind,Date): JP 4025889 A2 920129****PATENT FAMILY:****Japan (JP)**

Patent (Number,Kind,Date): JP 4025889 A2 920129

IMAGE DISPLAY CIRCUIT (English)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): NISHIKAWA TOMOHITO; FUKUMOTO ASAKO; SEKI MICHIO

Priority (Number,Kind,Date): JP 90130664 A 900521

Applc (Number,Kind,Date): JP 90130664 A 900521

IPC: * G09G-005/00

JAPIO Reference No: ; 160193P000010

Language of Document: Japanese

INPADOC/Family and Legal Status

© 2007 European Patent Office. All rights reserved.

Dialog® File Number 345 Accession Number 10344859